DOI: 10.20271/j.cnki.1673-9833.2026.1007

# 基于双闭环控制的逆变器新型双环惯性锁相环

### 曹世鹏,匡洪海,杨慧娴,李星宇,殷钰朋

(湖南工业大学 交通与电气工程学院,湖南 株洲 412007)

摘 要:为解决电网扰动引起的逆变器不稳定、传统锁相环(PLL)响应速度慢、锁相精度差所带来的电压频率偏移和相位误差等问题,提出了一种基于电压电流双闭环控制的双环惯性锁相环(DPLL)。首先,运用Clarke和Park坐标变换理论分析了三相电压型PWM逆变器的主电路以及控制电路的工作原理和特性,推导了基于该逆变器下的控制策略。其次,提出了新型DPLL的结构和其应用于PWM逆变器的参数整定策略。与传统锁相环相比,新型DPLL在电网扰动的情况下具有更好的电网同步性能,通过双环控制结构(频率锁定环和相位锁定环)实现对逆变器频率和相位的追踪,由于相位角的惯性控制,DPLL具有良好的抗干扰能力,能够有效减少逆变器的频率偏移和相位误差。最后,通过仿真分析验证了所设计的新型DPLL的可行性和有效性。

关键词: PWM 逆变器; 锁相环; 坐标变换; 频率偏移; 相位误差

中图分类号: TP273 文献标志码: A 文章编号: 1673-9833(2026)01-0048-08

引文格式:曹世鹏,匡洪海,杨慧娴,等.基于双闭环控制的逆变器新型双环惯性锁相环[J].湖南工业大学学报,2026,40(1):48-55.

# A Novel Double-Loop Inertia Phase-Locked Loop for Inverters Based on Double Closed-Loop Control

CAO Shipeng, KUANG Honghai, YANG Huixian, LI Xingyu, YIN Yupeng

(School of Transportation and Electrical Engineering, Hunan University of Technology, Zhuzhou Hunan 412007, China)

Abstract: To solve the problems of unstable inverters caused by power grid disturbances, slow response speed of traditional phase-locked loops (PLL), and poor phase-locked accuracy resulting in voltage frequency offset and phase errors, a double loop inertial phase-locked loop (DPLL) based on voltage and current double loop control is proposed. Firstly, the working principles and characteristics of the main circuit and control circuit of the three-phase voltage type PWM inverter were analyzed using Clarke and Park coordinate transformation theory, and the control strategy based on this inverter was derived. Secondly, the new structure of DPLL and its parameter tuning strategy for PWM inverters were proposed. Compared with traditional phase-locked loops, the DPLL has better grid synchronization performance under grid disturbances. The double loop control structure (frequency locked loop and phase locked loop) is used to track the frequency and phase of the inverter. Due to the inertia control of phase angle, DPLL has good anti-interference ability, which can effectively reduce the frequency offset and phase error of the inverter. Finally, the feasibility and

收稿日期: 2024-11-12

基金项目:湖南省自然科学基金资助项目(2023JJ50176);湖南省教育厅科学研究基金资助重点项目(23A0441)

作者简介: 曹世鹏, 男, 湖南工业大学硕士生, 主要研究方向为现代电力电子传动和新能源并网控制,

E-mail: 1002083450@gq.com

通信作者: 匡洪海, 女, 湖南工业大学教授, 博士, 硕士生导师, 主要研究方向为风力发电并网控制,

E-mail: khhzyz@163.com

effectiveness of the newly designed DPLL were verified through simulation analysis.

**Keywords**: PWM inverter; phase-locked loop; coordinate transformation; frequency offset; phase error

### 1 研究背景

目前,新能源发电设备与公共耦合点之间的关键 接口装置并网逆变器的应用广泛。其中, 三相电压型 脉宽调制技术(PWM) 逆变器是一种重要类型,通 过控制开关器件(IGBT、电力 MOSFET)的开关状 态,将直流电压转换为三相交流电压。这一转换过程 利用了 PWM, 主要通过调节开关器件的开关频率和 占空比,控制输出电压的幅值和频率。在 PWM 波形 经过滤波器去除高频成分后, 生成接近正弦波的输 出电压。三相电压型 PWM 逆变器凭借其高效的能量 转换、优异的电能输出质量和快速的动态响应能力, 成为各种工业和可再生能源应用中的关键组件, 有助 于提升系统整体性能和稳定性。然而, 逆变器本身无 法准确跟踪电网的频率和相位,导致其输出的交流电 压与电网的频率和相位不同步, 致使逆变器无法正常 接入电网或频繁地被电网切断。同时, 逆变器输出的 交流电压可能存在频率偏移的问题,影响电压的质量 和稳定性。如果逆变器输出的电压与电网的频率和相 位不匹配,可能对电网产生负面影响,甚至引发设备 损坏和安全事故。因此,需要对逆变器与所连接的电 网进行同步校准。

同步校准<sup>[1-3]</sup>是现代电力系统中的一项重要技术。目前,已有文献提出了各种同步校准技术,如过零检测<sup>[4-6]</sup>、离散傅里叶变换<sup>[7-9]</sup>、锁频环(FLL)<sup>[10]</sup>、锁相环(PLL)<sup>[11-13]</sup>。其中,锁相环技术因其独特优势,在电力系统中得到了广泛应用,尤其是在三相电压型 PWM 逆变器中。随着技术的不断发展和应用场景的日益复杂,对锁相环的性能提出了更高的要求。

近年来,科研工作者们提出了一些应用于并网逆变器领域的新型锁相环改进方案,以提升并网逆变器的性能。文献 [14] 提出了一种基于移动平均滤波器 (MAF) 的增强型锁相环,以准确、快速地估计电网电压不平衡或发生畸变时的频率和相位。为了消除锁相环由于频率耦合特性引起的电网稳定性问题,文献 [15] 提出了一种基于对称锁相环的双馈感应发电机(DFIG)系统的改进控制策略。文献 [16] 提出了在锁相环结构中加入自适应全通滤波器(ABPF),使锁相环可以准确地获得畸变电网条件下的频率和相位。由于移动平均滤波器和自适应全通滤波器的存

在, 所以对于所提出的锁相环的参数设计需要事先了 解电网谐波的各项具体指标。文献[17]提出了附加 一个角频率振荡阻尼控制器,以提高锁相环在电网严 重故障时的性能,然而根据电网电压和电流的瞬时值 直接计算锁相环的角频率补偿值比较复杂。文献 [18] 提出了可以在锁相环中加入全通滤波器(APF)提取 并补偿角频率的振荡分量,以抑制直驱永磁同步发电 机集成电力系统的亚/超同步谐振。文献[19]结合电 压幅值、栅格频率和栅格刚度等因素构造了一个具有 抗干扰能力的惯性锁相环来抑制弱电网条件下并网 逆变器的次同步谐振。与文献[16]和[17]中的角频 率振荡提取和补偿控制策略相比, 文献 [18] 所提出 的锁相环角频率惯性控制方法更简单, 也更容易实 现。由于缺乏 PI 控制器, 文献 [18] 中所提出的惯性 锁相环不能准确地获得电网频率波动下的电网相位。 当电网频率偏离额定频率时,惯性锁相环获取的相位 将与实际电网相位存在误差,导致无功功率发生显著 变化。因此,需要进一步优化惯性锁相环,以提高其 在电网频率波动条件下的相位采集精度。

综上所述,为应对电网扰动引发的逆变器运行失稳、传统锁相环响应迟缓及精度不足所造成的电压频率偏移与相位误差等问题,本研究设计了一种基于电压电流双闭环架构的双环惯性锁相环(DPLL)。首先,借助 Clarke 与 Park 坐标变换理论,解析了三相电压型 PWM 逆变器主电路及控制回路的工作机理,并推导其控制策略。其次,提出 DPLL 的新型拓扑及其在 PWM 逆变器中的参数整定方法,相较于传统锁相环,DPLL 在电网异常工况下表现出更优越的同步性能,通过频率锁定环与相位锁定环所构成的双环控制机制,实现对逆变器输出频率与相位的精准跟踪。相位角惯性控制的引入,使 DPLL 具备更强抗干扰性,能显著抑制频率偏移与相位误差。仿真结果验证了所提 DPLL 结构的可行性与有效性。

# 2 三相电压型 PWM 逆变器的主电路 及其控制策略

### 2.1 三相电压型 PWM 逆变器主电路

逆变器的主电路如图 1 所示。由图 1 可知, 逆变器以 600 V 的直流电压 (DC) 为输入, 再连接  $O_{1}$ ~

 $Q_66$ 个参数相同的绝缘栅双极晶体管(IGBT)控制输出电压的频率和幅值。在交流侧,并联的电容 C和串联的电阻 R、电感 L 用于滤除交流侧谐波。经过电流和电压的检测模块之后得到频率和幅值相对稳定的交流电压(AC),任意瞬时每个相位中只有一个开关器件处于导通状态。

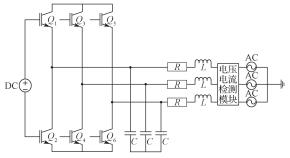


图 1 三相电压型 PWM 逆变器主电路

Fig. 1 Three-phase voltage-type PWM inverter main circuit

由于在三相静止坐标系下,电流、电压之间存在耦合,不利于实现无静差系统控制,需通过 Park 变换将其数学模型转变为两相旋转坐标系下的数学模型。以交流侧电感电流和直流侧输出电压为状态量,通过 Park 变换得到逆变器在两相旋转坐标系下的数学模型。在两相旋转坐标系中, $i_a$  和  $i_q$  表示电流, $U_d$  和  $U_q$  表示电压。逆变器的输出电压可以通过逆变器的 PWM 控制生成,根据控制策略可以得到在两相旋转坐标系下的参考电压信号  $U_d^*$  和  $U_q^*$ 。在两相旋转坐标系下,电压与电流之间的关系为

$$\begin{cases} U_{d} = L \frac{\operatorname{d}i_{d}}{\operatorname{d}t} + Ri_{d} + \omega Li_{q} - U_{d}^{*}, \\ U_{q} = L \frac{\operatorname{d}i_{q}}{\operatorname{d}t} + Ri_{q} + \omega Li_{d} - U_{q}^{*}; \\ U_{d}^{*} = Ri_{d} + L \frac{\operatorname{d}i_{d}}{\operatorname{d}t} + \omega Li_{q} + U_{d}, \\ U_{q}^{*} = Ri_{q} + L \frac{\operatorname{d}i_{q}}{\operatorname{d}t} + \omega Li_{d} + U_{q} \circ \end{cases}$$

$$(1)$$

式中 ω 为电网角频率。

式(1)描述了在两相旋转坐标系下,逆变器的 电压和电流之间的动态关系,通过这些方程可以设计 控制算法来实现所需的电压输出和电流控制。在实际 应用中,两相旋转坐标系下的控制能够有效地简化逆 变器的控制策略,提高控制的精度和效率,从而满足 不同负载条件下的电力要求。

#### 2.2 三相电压型 PWM 逆变器控制策略

#### 2.2.1 系统控制结构

逆变器的控制电路框图见图 2。由图 2 可知,整个控制系统由电压控制器和电压反馈构成的电压外环,以及电流控制器和电流反馈构成的电流内环组成。

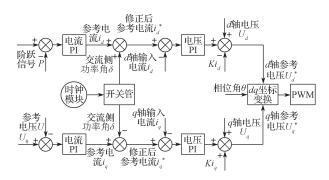


图 2 两相同步旋转坐标系控制框图

Fig. 2 Control block diagram of two isochronous rotating coordinate system

首先,将输入的有功功率 P 经过低通滤波器滤除有功功率谐波之后,与给定的阶跃信号作差比较,经过 PI 控制器进行调节,得到 d 轴的参考电流  $i_d$ 。同时,将输入电压矢量的幅值  $U_0$  经过低通滤波器滤除谐波,与给定的参考电压值比较,通过 PI 控制器调节得到 q 轴的参考电流  $i_q$ 。

其次,在控制电路中设置一个带时钟模块的开关管,输入元素为常数 0 和经过改进的锁相环控制后得到的交流侧电流,当时钟模块输入的 t<1 时,开关管输出常数 0;当时钟模块输入的  $t \ge 1$  时,开关管输出  $\delta$ 。将开关管输出信号与给定的比例参数相乘后,分别与  $i_a$  相加、与  $i_q$  相减得到修正后的 d 轴参考电流  $i_d^*$  和 q 轴参考电流  $i_q^*$ 。对  $i_d^*$  和  $i_q^*$  进行限幅处理之后与在改进的锁相环中得到的实际输入电流  $i_d$  和  $i_q$  作差,分别经过 PI 控制器对其进行调节。

最后,将得到的输出信号与经过改进的锁相环控制后得到的 d 轴电流  $Ki_d$  (K 为给定的互感系数 )、 d 轴电压  $U_d$  和 q 轴电流  $Ki_q$ 、q 轴电压相加,得到 d 轴参考电压  $U_d^*$  和 q 轴参考电压  $U_q^*$ ; 随后,将  $U_d^*$ 、 $U_q^*$  与经过改进的锁相环控制后得到的相位角  $\theta$  进行两相旋转坐标变换,将输出的反馈信号输入控制电路中的 PWM 脉冲发生器,给逆变器主电路中的 6 个绝缘栅双极晶体管输入开关信号来控制逆变器将直流电逆变为三相交流电。

### 2.2.2 控制器参数设计

假设逆变器直流电压源输入电压为 U, 在两相旋转坐标系下:

$$\begin{cases} U_d = U, \\ U_a = 0 \, , \end{cases} \tag{2}$$

通过给定系统有功功率  $P^*$  和无功功率  $Q^*$  可以得到其对应的电流:

$$\begin{bmatrix} i_d^* \\ i_q^* \end{bmatrix} = \frac{2}{3} \begin{bmatrix} U_d & U_q \\ U_q & -U_d \end{bmatrix}^{-1} \begin{bmatrix} P^* \\ Q^* \end{bmatrix} . \tag{3}$$

为了尽量提高系统的功率因数,给定无功功率  $Q^*=0$ 。将式(2)代入式(3)可得:

$$\begin{cases} i_d = \frac{2}{3} \frac{P^*}{U}, \\ i_q = 0 \text{ } \end{cases}$$
 (4)

由已知的逆变器在两相旋转坐标系下的数学模型式(1)可得电压指令  $U_d^*$  和  $U_q^*$ :

$$\begin{cases} U_{d}^{*} = K_{pi_{d}} \left( i_{d}^{*} - i_{d} \right) + K_{ii_{d}} \int \left( i_{d}^{*} - i_{d} \right) dt + \omega L; \\ U_{q}^{*} = K_{pi_{q}} \left( i_{q}^{*} - i_{q} \right) + K_{ii_{q}} \int \left( i_{q}^{*} - i_{q} \right) dt - \omega L_{\circ} \end{cases}$$
 (5)

式中:  $K_{pi_d}$ 、  $K_{ii_q}$ 分别为电流环 d 轴方向的比例系数和积分系数;  $K_{pi_q}$ 、  $K_{ii_q}$ 分别为电流环 q 轴方向的比例系数和积分系数。

在 d 轴的电流控制中, 电压方程为

$$U_{d} = L \frac{\mathrm{d}i_{d}}{\mathrm{d}t} + Ri_{d} - \omega Li_{q} \ 0 \tag{6}$$

考虑到 PI 控制器的设计, 定义误差为

$$e_d = i_d^* - i_d ; (7)$$

d 轴电流 PI 控制器的表达式为

$$U_d^* = K_{pi_d} \cdot e_d + K_{ii_d} \int e_d dt \, \, (8)$$

为了整定电流控制器的参数,设定系统开环传递 函数为

$$G_{d_{\text{open}}}(s) = 1/(Ls + R);$$
 (9)

闭环传递函数为

$$T_d(s) = \frac{K_{pi_d} + K_{ii_d} / s}{Ls + R + K_{pi_d} + K_{ii_d} / s} \, (10)$$

通过极点配置或频率响应法选择 $K_{pi_q}$ 和 $K_{ii_q}$ 。通常情况下, $K_{pi_q}$ 的选择与电感L和电阻R相关, $K_{ii_q}$ 则用于消除稳态误差。

在 q 轴的电流控制中, 电压方程为

$$U_q = L \frac{\mathrm{d}i_q}{\mathrm{d}t} + Ri_q + \omega Li_d + U_f \, \circ \tag{11}$$

定义误差为

$$e_a = i_a^* - i_{a \circ} \tag{12}$$

q 轴的 PI 控制器表达式为

$$U_{q}^{*} = K_{pi_{q}} \cdot e_{q} + K_{ii_{q}} \int e_{q} dt \, _{\circ}$$
 (13)

类似地,系统的开环传递函数为

$$G(s) = 1/(Ls + R);$$
 (14)

闭环传递函数为

$$T_{q}(s) = \frac{K_{pi_{q}} + K_{ii_{q}}/s}{Ls + R + K_{pi_{q}} + K_{ii_{q}}/s}$$
 (15)

 $K_{pi_q}$ 和 $K_{ii_q}$ 的整定方法与d轴类似,通过极点配置或频率响应法确定,以确保系统的动态响应和稳定误差要求。

电压控制器是外环部分,用于调节输出电压 $U_o$ ,并生成参考电流  $i_a^*$  和  $i_q^*$ 。电压环的动态响应过程要比电流环慢,因此其带宽通常要比电流环低。电压方程可以表示为

$$U_{o} = f\left(U_{d}^{*}, U_{a}^{*}\right)_{o} \tag{16}$$

假设系统输出的参考电压为 U<sub>o</sub>\*, 定义误差为

$$e_{U_{a}} = U_{o}^{*} - U_{o};$$
 (17)

d 轴电压环的 PI 控制器表达式为

$$i_d^* = K_{pu_d} \cdot e_{U_d} + K_{iu_d} \int e_{U_d} dt ;$$
 (18)

电压环的开环传递函数为

$$G_{Ud_{\text{open}}}(s) = \frac{1}{T_U s + 1} \,$$
 (19)

式中: $T_U$ 为系统的电压时间常数。

根据电压环的控制目标,选择合适的 $K_{pu_d}$ 和 $K_{iu_d}$ 来确保系统的电压响应。q 轴电压环的设计与 d 轴类似,同样通过极点配置或频率响应法整定 $K_{pu_d}$ 和 $K_{iu_d}$ 的值。

根据以上分析可以构造三相电压型 PWM 逆变器基于两相同步旋转坐标系下的双闭环控制结构。

## 3 双环惯性锁相环结构和控制原理

#### 3.1 双环惯性锁相环的结构

锁相环在三相电压型 PWM 逆变器中的应用具有重要的作用和意义,其核心功能在于实现相位同步。通过检测电网电压的相位并生成同步信号,逆变器能够调整自身的输出相位,使其与电网电压的相位保持一致。这对于确保并网操作的稳定性至关重要,因为相位同步有效地避免了相位差异可能引起的功率波动和系统不稳定性,从而保证了逆变器与电网之间的协调运行。

在本研究提出的新型双环惯性锁相环电路中,某些特定的模块能够有效滤除谐波分量,如 dq 坐标变换模块在将三相交流电信号转换到 dq 坐标系时可以有效分离基波信号,从而起到滤除谐波的作用; PID 控制器在处理误差信号时,对高频谐波具有抑制效果; 积分计算模块在对频率和相位的计算过程中,通过累积求和的操作,也会对高频谐波产生抑制。同时,该系统采用反馈回路结构,将输出的相位和频率信号反馈到输入端进行调整,这种闭环控制结构可以不断修正由于谐波和其它扰动引起的误差,从而实现稳态

的频率和相位锁定。因此,该锁相环在电网扰动情况 下具有良好的电网同步性能。

双环锁相环通过双环控制结构(频率锁定环和相位锁定环)实现对逆变器频率和相位的追踪。频率锁定环利用q轴电压 $U_q$ 来检测频率误差。首先对 $U_q$ 进行 PID 控制,输出系统的估计频率偏差 $\omega$ ,将 $\omega$ 与电网的基频角速度  $2\pi f_{req}$ (为 50 Hz 系统频率)进行作差计算,得到频率偏差信号 $\omega_{error}$ ,将 $\omega_{error}$ 进行积分运算,得到电网的实际频率 $\omega$ ,将 $\omega$ 反馈给频率锁定环的输入端口,使控制系统输出信号的频率能够准确地跟踪电网的频率。

相位锁定环利用频率锁定环输出的频率偏差信号  $\omega_{\text{error}}$  和估计频率偏差  $\omega$  进行求和计算,得到系统的瞬时角频率  $\omega(t)$ , $\omega(t)$  通过积分运算得到相位信号估计值  $\theta(t)$  和实际频率信号  $F_{\text{req}}$ ,将相位信号估计值  $\theta(t)$  作为反馈信号输入相位锁定环输入端, $\theta(t)$  与实际相位进行比较后进行积分运算,得到相位差  $\delta$ ,进而通过控制器调整输出以达到相位锁定,这个过程需要多次运行,直到最后输出的相位角  $\theta$  趋于稳定。频率锁定环和相位锁定环通过协同工作实现了对系统频率和相位的精确控制,该锁相环及其关联控制电路如图 3 所示。

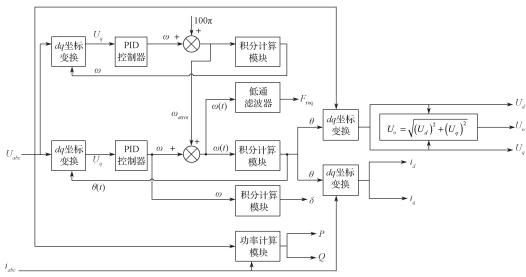


图 3 双环惯性锁相环 (DPLL) 控制电路框图

Fig. 3 Block diagram of double-loop inertial phase-locked loop (DPLL) control circuit

### 3.2 双环惯性锁相环的控制原理

输入信号为三相电压  $U_{abc}$ ,通过 Clarke 和 Park 变换转换为两相静止坐标系下的电压  $U_d$  和  $U_q$ ,  $U_{abc}$  和  $U_d$ 、  $U_q$  具有如下关系:

$$\begin{bmatrix} U_d \\ U_q \end{bmatrix} = K \begin{bmatrix} U_a \\ U_b \\ U_a \end{bmatrix}, \tag{20}$$

式中 K 为 Clarke 和 Park 变换矩阵。

频率锁定环主要用于锁定和跟踪电网频率,频率 环路的传递函数  $G_{\rm f}(s)$  可以表示为

$$G_{\rm f}(s) = \frac{K_{\rm f}}{s + K_{\rm f}},$$
 (21)

式中K<sub>f</sub>为频率环路的增益。

频率环路的输入为  $U_q$  分量,通过 PID 控制器调整频率误差为

$$F_{\text{req}} = \frac{K_{\text{p}} + K_{\text{i}}/s}{s} \cdot U_{q} \circ \tag{22}$$

相位锁定环用于锁定和跟踪电网相位,相位环路的传递函数  $G_P(s)$  可以表示为

$$G_{\rm p}(s) = \frac{K_{\rm p}}{s + K_{\rm p}},$$
 (23)

式中Kp为相位环路的增益。

相位环路的输入为频率环路的输出,通过积分器 得到相位  $\theta$  为

$$\theta = \int F_{\text{req}} dt \,_{\circ} \tag{24}$$

综合式(21)、式(23)两个环路的传递函数,可以得到双环锁相环的整体传递函数 G(s) 为

$$G(s) = G_{\rm f}(s) \cdot G_{\rm p}(s) = \frac{K_{\rm f} \cdot K_{\rm p}}{\left(s + K_{\rm f}\right) \cdot \left(s + K_{\rm p}\right)} \, (25)$$

由图 3 可知,该锁相环由频率锁定环和相位锁定环组成。频率锁相环用于锁定和跟踪电网频率,通过 PID 控制器调整频率误差;相位锁相环用于锁定和跟踪电网相位,通过积分器得到相位信息。

双环结构的稳定性主要取决于每个环路的控制器设计,特别是 PID 控制器的参数设置,在 PID 控制器中,比例控制可以影响系统的响应速度;积分控制决定了系统是否能够完全消除稳态误差;微分控制则用于抑制系统的过冲和振荡。

在调试时通常需要在提高系统响应速度与抑制振荡之间找平衡。频率锁相环的控制目标是校正系统频率误差,因此其动态性能与锁相环的固有稳定性直接相关。通过适当设计 PID 控制器频率环路的增益参数  $K_f$ ,可以确保系统在频率偏移时能够快速回归到稳定状态。相位锁定环负责相位锁定,调整电压的相位与参考信号的相位差。该环路的稳定性依赖于外环控制器的带宽设计,通常需要外环带宽小于内环带宽,以避免两个控制回路之间的干扰。为确保稳定性,必须确保内环的响应速度快于外环,以便频率调整迅速完成,而相位调整在频率锁定后进行。同时要合理调整 PID 控制器的增益值,使得系统的闭环传递函数具备良好的阻尼特性,避免振荡和过冲。

另一方面,双环惯性锁相环的收敛性反映的是系统如何从初始状态快速回归到稳态的这一过程。对于该双环惯性锁相环来说,收敛性主要由控制器的增益和积分时间常数这两个方面来决定。对于频率锁定环而言,其收敛速度主要受比例增益  $K_p$  和积分增益  $K_i$  的影响。通常情况下, $K_p$  较大时,系统的响应速度较快,但容易引起过冲和振荡。因此  $K_p$  应适当选择,使系统的阻尼比保持在合理范围之内,其中,阻尼比  $\zeta$  与比例增益  $K_p$  的关系为  $\zeta = K_p/2\sqrt{K_i}$  。  $K_i$  较大时,有助于消除系统的稳态误差,但会使系统的响应时间变长。频率锁定环的收敛时间还可以通过积分控制器的时间常数  $\tau_i$ =1/ $K_i$ 来估算。相位锁定环的收敛性影响因素与频率锁定环类似,通常相位锁定环的积分常数会大于频率锁定环中积分控制器的时间常数,以确保系统有足够的时间锁定频率。

综上所述,在双环惯性锁相环的设计中,PID 控制器的比例增益和积分增益是系统性能的关键调节参数。通过合理选择控制器参数,可以确保系统在不同条件下具有良好的稳定性和收敛性。同时,带宽的选择也直接影响控制器的动态响应性能。并由式(25)可知总体传递函数,用来描述输入信号  $U_{abc}$  和输出信号相位  $\theta$  之间的关系。

## 4 仿真实验与结果分析

为了验证该双环惯性锁相环的可行性以及性能, 利用 Matlab/Simulink 搭建三相电压型 PWM 逆变器 模型对所提逆变器新型双环锁相环进行仿真验证。

#### 4.1 仿真参数设计

对于电流环的 PI 参数整定应遵循以下原则:因为电流环的带宽通常比电压环大 10 倍左右,所以应选择合适的比例系数  $K_{pi}$  使系统具有足够快的瞬态响应;积分系数  $K_{ii}$  用于消除稳态误差,在选择上应确保与系统的电感和电阻匹配,确保系统稳态时误差尽可能小。

电压环的 PI 参数整定应遵循以下原则:由于电压环的动态响应速度比电流环慢,所以应选择合适的比例系数  $K_{pu}$  使系统能够平稳地跟踪电压参考值;积分系数  $K_{iu}$  的选择应确保电压环稳态时误差尽可能小,同时避免积分饱和现象。

总体来说,PI 控制器参数设计的基本思想是结合实际情况分析系统的动态特性(电感 L、电阻 R、电压时间常数等)和系统的动态性能要求,使系统具备良好的瞬态响应和零稳态误差。

通过 Simulink 仿真优化,将 PI 控制器嵌入整个仿真系统中,通过仿真系统的动态响应和稳态响应,逐步优化比例系数和积分系数的取值。最后整定出主要参数如下:逆变器的直流输入电压 U为 600 V,三相电网交流侧电阻 R=6.4 m $\Omega$ ,电感 L=2 mH,滤波电容 C=1  $\mu$ F。图 2 中电流环 d 轴方向的比例系数  $K_{\mathrm{pi}_d}$  =1/15 000,积分系数  $K_{\mathrm{ii}_d}$  =2/15;电流环 q 轴方向的比例系数  $K_{\mathrm{pi}_d}$  =0.535,积分系数  $K_{\mathrm{ii}_q}$  =10.7。电压环 d 轴方向的比例系数  $K_{\mathrm{pu}_d}$  =5,积分系数  $K_{\mathrm{iu}_d}$  = 16;电压环 q 轴方向的比例系数  $K_{\mathrm{pu}_d}$  =5,积分系数  $K_{\mathrm{iu}_d}$  = 16;电压环 q 轴方向的比例系数  $K_{\mathrm{pu}_d}$  =5,积分系数

### 4.2 仿真结果分析

首先用传统锁相环进行仿真对照实验,将其作用于三相电压型 PWM 逆变器后得到电压频率和相位差的输出波形,如图 4 所示。本次仿真实验采样时间设置为 0~5 s。由图 4a 可知,经过约 1.0 s 的瞬态响应之后,电压频率降至 49.9 Hz,随后在 1.2 s 内波动上升接近电网频率的 50 Hz。在 t=1.5 s、t=2.0 s、t=2.5 s、t=3.0 s 这 4 个时间节点,电压频率波形出现向上振荡的波峰,随后缓慢下降至 49.95 Hz。造成这种现象的原因可能是传统锁相环的带宽较窄或者动态响应较慢,在输入信号发生变化时,锁相环可能无法及时跟踪输入信号的相位变化,导致输出的频率出现滞后或不稳定,进而在逆变器的输出电压中引入频率波动。由图 4b 可知,经过 0.5 s 后,相位差 δ 趋近于 0。在 t=1.5 s、t=2.0 s、t=2.5 s、t=3.0 s 这 4 个时间节点,波形出现向上振荡的波峰,然后迅速恢复至 0,之后

整个波形又持续振荡。这表明传统锁相环的响应速度 较慢,在跟踪输入信号相位时迟滞。

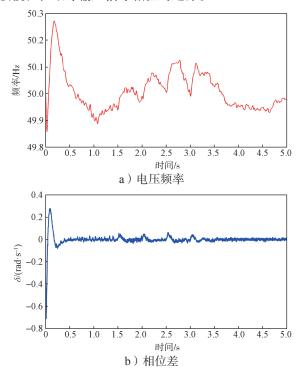


图 4 传统锁相环的输出波形图

Fig. 4 Conventional phase-locked loop output waveform

进行对照实验后再用新型双环锁相环搭建模型进行仿真,将其作用于三相电压型 PWM 逆变器后得到电压频率和相位差输出波形,如图 5 所示。

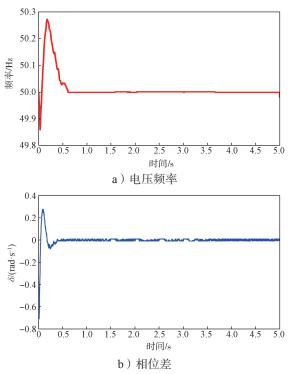


图 5 新型双环惯性锁相环的输出波形图

Fig. 5 Double-loop inertial phase-locked loop output waveforms 由图 5a 可知, 在经过大约 0.5 s 的初始瞬态响应

之后,电压的输出频率稳定在 50 Hz。由图 5b 可知,在 t=0.5 s 之后,相位差一直稳定在 0 左右,仅有小幅度振荡。这表明该新型双环锁相环能快速锁定输入信号频率和相位,对电网电压频率偏移和相位误差有良好的抑制作用。

### 5 结语

本文通过理论分析和仿真实验验证,与传统锁相 环相比,所提出双环惯性锁相环在电网发生电压频率 偏移和相位误差的情况下有着更好的性能。具体而 言,该锁相环能够快速准确地锁定电网频率和相位, 提高了逆变器的抗干扰能力,减小了频率偏移和相位 误差。仿真结果表明,在电网频率发生扰动时,该双 环惯性锁相环通过频率锁定环和相位锁定环的协同 作用,实现了对电网信号的精准跟踪,提升了系统的 稳定性和可靠性。综上所述,该双环惯性锁相环为并 网逆变器的频率和相位同步校准控制提供了一种有 效的解决方案。

### 参考文献:

- [1] ACHARYA S, VIJAYA KUMAR D. Frequency Stabilization and Synchronization Between Grid and AC Microgrid[J]. Electric Power Systems Research, 2024, 228: 110045.
- [2] WORKU M Y, HASSAN M A, ABIDO M A. Power Management, Voltage Control and Grid Synchronization of Microgrids in Real Time[J]. Arabian Journal for Science and Engineering, 2021, 46(2): 1411–1429.
- [3] CHOI S H, RYOO I, HONG B I. Complete Position Synchronization in the Power Grid System[J]. Applied Mathematics Letters, 2018, 84: 19–25.
- [4] HUANG Q Y, HUANG A Q. Variable Frequency Average Current Mode Control for ZVS Symmetrical Dual-Buck H-Bridge All-GaN Inverter[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(4): 4416–4427.
- [5] WEI Y Y, XU Y X, ZOU J B, et al. Analytic Investigation on Commutation Angle of Brushless DC Motors with 120° Voltage Source Inverter[J]. International Journal of Applied Electromagnetics and Mechanics, 2014, 45(1/2/3/4): 219-225.
- [6] CHATTERJEE D, MUKHERJEE K, CHAKRABORTY C, et al. Current Zero-Crossing Shift During Compensation of Dead-Time Distortion in PWM VSI and Its Corrective Action in Current Sensor-Less Compensation[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2024, 71(7): 3448-3461.

- [7] CHEN C, CHEN Z, GAO C Z, et al. An Nth Harmonic Current Suppression Method Based on the Impulse Current PWM Technique for a Multi-Phase Permanent Magnet Synchronous Motor Fed with a Current Source Inverter[J]. Energies, 2022, 15(12): 4394.
- [8] HOU W B, TAN G J, LI D L. Model Predictive Current Control for the Grid-Connecting Three-Level NPC Inverters Based on an Effective Harmonic Extraction Method Under a Low-Switching Frequency[J]. IEEJ Transactions on Electrical and Electronic Engineering, 2022, 17(8): 1160-1167.
- [9] BRISLIN J, MARUTHACHALAM S. Predictive Control of Four-Legged Inverter Using Sliding-Window Discrete Fourier Transform Computation for Harmonic Recession[J]. Electric Power Components and Systems, 2023, 51(17): 1878–1894.
- [10] SHARMA U, SINGH B. An Adaptive Lyapunov's Quadrature Signal Generator-Based Frequency-Locked-Loop Technique for a Two-Stage Non-Isolated Bidirectional Charger[J]. Journal of Energy Storage, 2024, 88: 111612.
- [11] DUTTA D, PRANSHU TUMUKUNTA S, SIVARAAJ N R, et al. Exploring the Landscape of Phase-Locked Loop Architectures: A Comprehensive Review[J]. IEEE Access, 2024, 12: 125523-125543.
- [12] MATHEW R, RUEDA-ESCOBEDO J G, SCHIFFER J. Robust Design of Phase-Locked Loops in Grid-Connected Power Converters[J]. European Journal of Control, 2024, 80: 101055.
- [13] JALAN S K, BALADHANDAUTHAM C B, SRIDHARAN K, et al. Power Quality Advancement of

- Grid-Tied Photovoltaic System: Using Optimal Phase Locked Loop Based Control Strategy[J]. Energy Sources, Part A: Recovery, Utilization, and Environmental Effects, 2024, 46(1): 9077–9096.
- [14] LIU C, JIANG J Y, JIANG J G, et al. Enhanced Grid-Connected Phase-Locked Loop Based on a Moving Average Filter[J]. IEEE Access, 2019, 8: 5308–5315.
- [15] NIAN H, HU B, XU Y Y, et al. Analysis and Reshaping on Impedance Characteristic of DFIG System Based on Symmetrical PLL[J]. IEEE Transactions on Power Electronics, 2020, 35(11): 11720–11730.
- [16] BABU B C. A Novel Adaptive Bandpass Filter Based PLL for Grid Synchronization Under Distorted Grid Conditions[J]. IEEE Transactions on Instrumentation and Measurement, 2022, 71: 1–11.
- [17] LIU Y, YAO J, PEI J X, et al. Transient Stability Enhancement Control Strategy Based on Improved PLL for Grid Connected VSC During Severe Grid Fault[J]. IEEE Transactions on Energy Conversion, 2021, 36(1): 218–229.
- [18] YANG S H, SHEN R X, SHU J, et al. PLL Based Sub-/Super-Synchronous Resonance Damping Controller for D-PMSG Wind Farm Integrated Power Systems[J]. IEEE Transactions on Energy Conversion, 2022, 37(4): 2370–2384.
- [19] LI G X, BAO X X, LIU X. A Double-Loop Inertia Phase-Locked Loop with Antidisturbance Ability[J]. IEEE Transactions on Industrial Informatics, 2023, 19(4): 5585-5592.

(责任编辑: 姜利民)